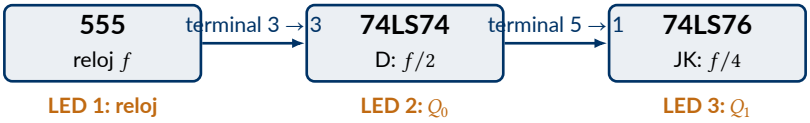
Contador de 2 bits: reloj 555 y dos flip-flops

El 555 produce el reloj. El 74LS74 (flip-flop D) cambia en cada flanco de subida del reloj: es el bit Q_0. El 74LS76 (flip-flop JK con $J = K = 1$) cambia cada vez que Q_0 *baja*: es el bit Q_1. Leídos juntos, Q_1Q_0, los dos LED cuentan en binario **00, 01, 10, 11** y vuelven a empezar. Cada flip-flop divide la frecuencia entre dos, así que Q_1 va cuatro veces más lento que el reloj.



NOTA

Se parte del circuito de la parte D (555 y 74LS74 ya armados y funcionando). Solo se agregan el 74LS76, el LED 3 y la línea BORRAR. Para contar a simple vista, use $C = 100\,\mu F$ en el 555.

El reloj: 555 astable

Es el mismo circuito de la parte C. Su salida (terminal 3) enciende el LED 1 y entra al terminal 3 del 74LS74.

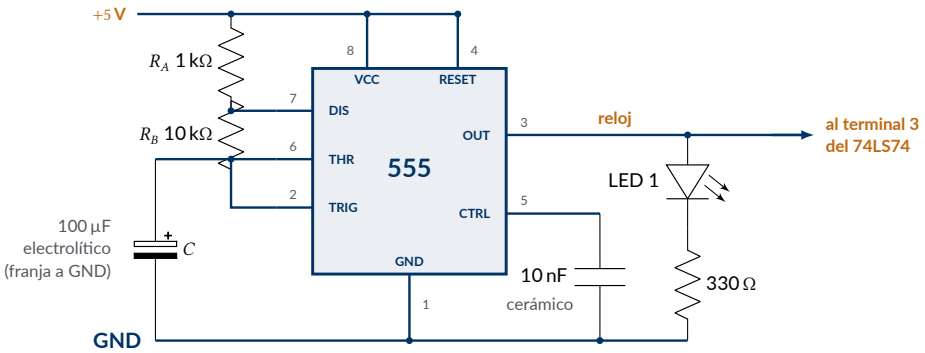


Figura 1. Reloj con el 555. Con $R_A = 1\,k\Omega$, $R_B = 10\,k\Omega$ y $C = 100\,\mu F$ da unos 0.69 Hz: un destello cada segundo y medio.

Los dos flip-flops: el contador

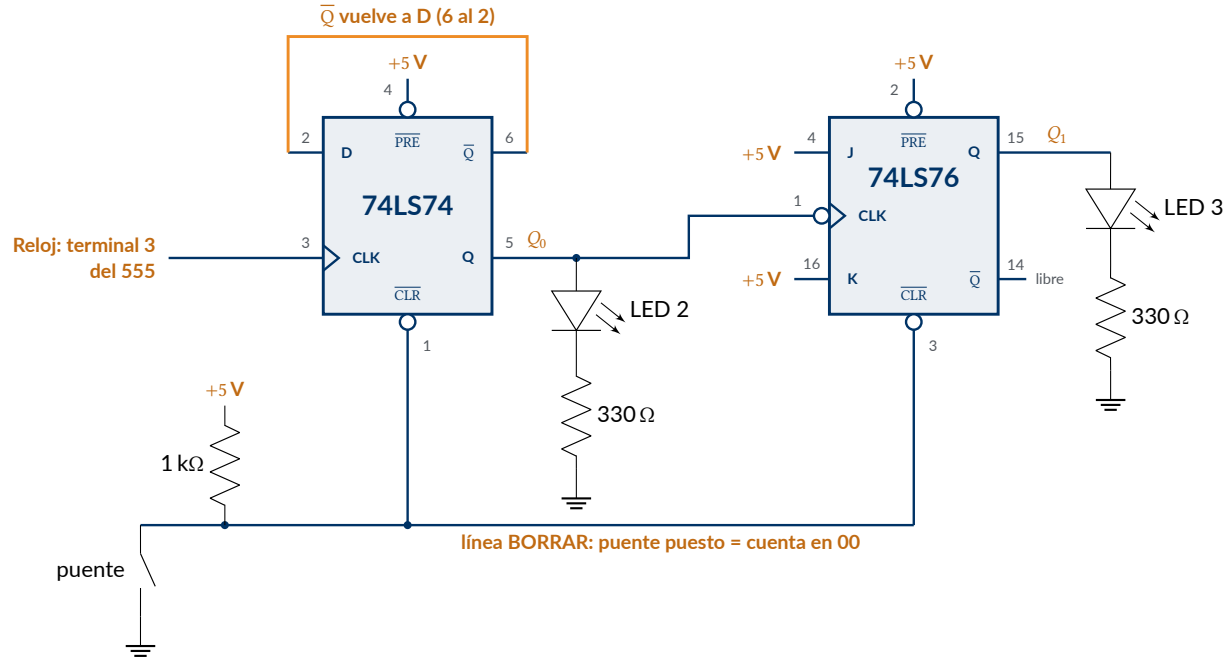


Figura 2. Contador de 2 bits. Las entradas marcadas +5 V van al riel de +5 V. La alimentación de los integrados está en la tabla de abajo: en el **74LS76** **no** es 14 y 7. El segundo flip-flop de cada integrado queda libre.

Conexiones, integrado por integrado

Terminal	Va a
555 (igual que en la parte C)	
1 (GND) y 8 (VCC)	GND y +5 V
2 (TRIG) y 6 (THR)	Unidos entre sí, al + del capacitor C y al extremo inferior de R_B
3 (OUT)	LED 1 con 330 Ω a GND, *y* al terminal 3 del 74LS74
4 (RESET)	+5 V
5 (CTRL)	Capacitor cerámico de 10 nF a GND
7 (DIS)	Entre R_A y R_B
74LS74, flip-flop D (bit Q_0)	
7 (GND) y 14 (VCC)	GND y +5 V
1 ($\overline{\text{CLR}}$)	Línea BORRAR **(antes iba a +5 V; cámbielo)**
2 (D)	Terminal 6 del mismo integrado
3 (CLK)	Terminal 3 del 555
4 ($\overline{\text{PRE}}$)	+5 V
5 (Q)	LED 2 con 330 Ω a GND, *y* al terminal 1 del 74LS76
6 ($\overline{\text{Q}}$)	Terminal 2 del mismo integrado
74LS76, flip-flop JK (bit Q_1)	
5 (VCC) y 13 (GND)	**+5 V y GND. No son 14 y 7.**
1 (1CLK)	Terminal 5 del 74LS74 (Q_0)
2 (1$\overline{\text{PRE}}$)	+5 V
3 (1$\overline{\text{CLR}}$)	Línea BORRAR
4 (1J) y 16 (1K)	+5 V los dos ($J = K = 1$: el flip-flop se invierte en cada flanco)
15 (1Q)	LED 3 con 330 Ω a GND
14 (1$\overline{\text{Q}}$)	Libre (se usa en el reto)
Línea BORRAR	
Fila libre del protoboard	Terminal 1 del 74LS74, terminal 3 del 74LS76, resistencia de 1 kΩ a +5 V y un cable puente que se conecta a GND solo para borrar

RIESGO ELÉCTRICO

El 74LS76 tiene **16 terminales** y su alimentación es distinta: VCC en el **5** y GND en el **13**. Si lo alimenta en 14 y 7 como los demás, el integrado se calienta. Antes de insertarlo, mida con el multímetro 5 V entre las filas de los terminales 5 y 13.

Orden de armado

1. Compruebe que el circuito de la parte D funciona: el LED 2 cambia a la mitad del ritmo del LED 1. Cambie C por el de 100 µF.
2. Desenergice. Quite el cable que llevaba el terminal 1 del **74LS74** a +5 V.
3. Arme la línea BORRAR en una fila libre: resistencia de 1 kΩ a +5 V y el terminal 1 del **74LS74**.
4. Inserte el **74LS76** sobre el canal central, con la muesca hacia el mismo lado que los otros integrados. Conecte el 5 a +5 V y el 13 a **GND**.
5. Conecte a +5 V los terminales 2, 4 y 16 del **74LS76**, y su terminal 3 a la línea BORRAR.
6. Una el terminal 5 del **74LS74** con el terminal 1 del **74LS76**.
7. Ponga el LED 3 con su resistencia de 330 Ω en el terminal 15. Colóquelo **a la izquierda** del LED 2 para leer Q_1Q_0 como un número binario.
8. Con el puente de BORRAR a **GND**, energice: los LED 2 y 3 deben quedar apagados aunque el LED 1 destelle. Quite el puente y cuente.

Qué esperar

Después de borrar, anote los LED después de cada encendido del LED 1.

Destello del LED 1	LED 3 (Q_1)	LED 2 (Q_0)	Cuenta en decimal
Borrado	0	0	0
1			
2			
3			
4			
5			

Dibuje en el cronograma las señales Q_0 y Q_1 y escriba la cuenta debajo de cada intervalo. Las líneas punteadas marcan los flancos de subida del reloj.

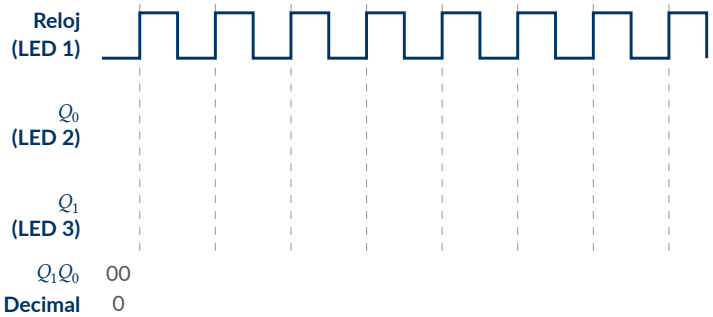


Figura 3. Cronograma del contador. Q_0 cambia en cada flanco de subida del reloj; Q_1 cambia cada vez que Q_0 baja.

Capacitor C	LED 1 (reloj)	LED 2 (Q_0)	LED 3 (Q_1)	Cómo se ve
100 µF	≈ 0.69 Hz			Lento: se lee cada número
10 µF	≈ 6.9 Hz			Rápido: el LED 3 aún se ve parpadear
100 nF	≈ 686 Hz			Todo parece fijo: se ve en el osciloscopio

> **Lo que deben observar:** el LED 2 cambia cuando el LED 1 *se enciende*. El LED 3 cambia cuando el LED 2 *se apaga*, porque el 74LS76 actúa en el flanco de bajada (el círculo en su entrada CLK). Por cada ciclo completo del LED 3, el LED 1 destella cuatro veces. Con el osciloscopio (CH1 en el terminal 3 del 555, CH2 en el terminal 15 del 74LS76) se ven cuatro períodos del reloj por cada período de Q_1.

Si no cuenta

Síntoma	Revise
LED 2 y LED 3 siempre apagados	El puente de BORRAR sigue a GND, o falta la resistencia de 1 kΩ a +5 V
El LED 3 nunca cambia	Alimentación del 74LS76 (5 y 13), J y K a +5 V, cable del terminal 5 del 74LS74 al terminal 1
El LED 3 queda encendido fijo	El terminal 2 ($\overline{\text{PRE}}$) quedó al aire o a GND: debe ir a +5 V
Cuenta hacia abajo (11, 10, 01, 00)	El terminal 1 del 74LS76 está en el terminal 6 ($\overline{Q}$) del 74LS74 en vez del 5
El 74LS76 se calienta	Desenergice: está alimentado en 14 y 7, o insertado al revés
Salta números o cuenta al azar	Cables de reloj largos o flojos; falta el capacitor de 10 nF del terminal 5 del 555

Reto: un tercer bit con el segundo flip-flop del 74LS74

El 74LS74 trae otro flip-flop D libre (terminales 8 a 13). Con él el contador llega hasta 7 (000 a 111).

Terminal del 74LS74	Va a
12 (2D)	Terminal 8 ($2\overline{\text{Q}}$) del mismo integrado
11 (2CLK)	Terminal 14 ($1\overline{\text{Q}}$) del 74LS76
10 ($2\overline{\text{PRE}}$)	+5 V
13 ($2\overline{\text{CLR}}$)	Línea BORRAR
9 (2Q)	LED 4 con 330 Ω a GND: es el bit Q_2

Pregunta: ¿por qué el reloj del tercer bit sale de $\overline{Q}$ del 74LS76 y no de su Q?